

PATENT ABSTRACT(11) Publication number: **08262484**(43) Date of publication of application: **11.10.96**(51) Int. Cl **G02F 1/136**(21) Application number: **07050749**(22) Date of filing: **10.03.95**(71) Applicant: **INTERNATIONAL BUSINESS
MASCHINES CORPORATION**(72) Inventor: **Manabu HURUTATE**(54) **COLOR FILTER, LCD PANEL, LCD DEVICE AND MANUFACTURING METHOD**

(57) Abstract:

PROBLEM TO BE SOLVED: To obviate signal delay in a common electrode, in an active matrix type LCD device.

SOLUTION: A pillar 78 of a color filter is provided to define a cell gap between an array substrate 12 having a storage capacitance line 28 and an opposing substrate having a color filter 32. A common electrode 30 coating the pillar of the color filter and the storage capacitance line on the array substrate are electrically coupled with each other. Thereby, a potential is applied from the common capacitance line to the common electrode. As a result, it is possible to omit transfer application process, and to avoid signal delay of the common electrode. Also, since the pillar of the color filter is fixed, the cell gap does not differ depending on the location. Therefore, it is possible to keep uniformity throughout an image area and to improve image quality. Further, since the transfer application process and spacer dispersing process are not required, it is possible to reduce costs.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-262484

(43) 公開日 平成8年(1996)10月11日

(51) Int.Cl.⁶

G 0 2 F 1/136

識別記号

5 0 0

庁内整理番号

F I

G 0 2 F 1/136

技術表示箇所

5 0 0

審査請求 未請求 請求項の数10 OL (全 9 頁)

(21) 出願番号

特願平7-50749

(22) 出願日

平成7年(1995)3月10日

(71) 出願人 390009531

インターナショナル・ビジネス・マシーンズ・コーポレーション

INTERNATIONAL BUSINESS MACHINES CORPORATION

アメリカ合衆国10504、ニューヨーク州アーモンク (番地なし)

(72) 発明者 古立 学

神奈川県大和市下鶴間1623番地14 日本アイ・ビー・エム株式会社 大和事業所内

(74) 代理人 弁理士 合田 潔 (外2名)

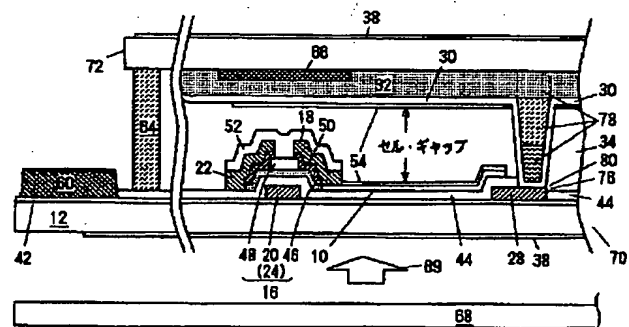
(54) 【発明の名称】 カラーフィルタ、液晶表示パネル、液晶表示装置およびその製造方法

(57) 【要約】

(修正有)

【目的】 アクティブマトリクス方式の液晶表示装置において、共通電極の信号遅延を無くす。

【構成】 蓄積容量線28を有すアレイ基板12と、カラーフィルタ32を有す対向基板とのセルギャップを規定するためにカラーフィルタの柱78を設け、カラーフィルタの柱を被覆する共通電極30とアレイ基板上の蓄積容量線とを電気的に接続することにより、蓄積容量線から、共通電極に電位を供給する。これにより、トランスファ打点工程をなくすことができ、また、共通電極の信号遅延をなくすことができる。さらに、カラーフィルタの柱の固定により、場所によりセルギャップが異なることがなくなり画面の均一性が保てるばかりでなく、画質が向上する。そして、トランスファ打点工程およびスペーサ散布工程が不要になることによりコストダウンを図ることができる。



本発明の実施例1で述べるTFT-LCDの構造(断面図)

【特許請求の範囲】

【請求項 1】マトリクス状に配置された表示画素電極と、前記表示画素電極ごとに設けられたアクティブ素子と、前記表示画素電極の一部に設けられた蓄積容量と、前記蓄積容量の基準電位を与える蓄積容量線とを有するアレイ基板と、

前記アレイ基板に対向して配置され、前記アレイ基板上の形成物と共にセルギャップを規定する他の部分よりも高く形成された複数の柱と、前記複数の柱の少なくとも一部の柱を被覆し前記柱の被覆箇所前記蓄積容量線に電気的に接続される全表示画素に作用する共通電極とを有する対向基板と、

前記アレイ基板と前記対向基板とに挟持された液晶層とを有することを特徴とする液晶表示パネル。

【請求項 2】前記対向基板は、前記表示画素電極に対応して形成された、赤、緑、青の三色のカラーフィルタを有し、前記柱は、カラーフィルタ形成材料で形成されていることを特徴とする請求項 1 に記載の液晶表示パネル。

【請求項 3】前記柱は、赤、緑、青の三色のカラーフィルタ形成材料の少なくともいずれか二色の積層構造であることを特徴とする請求項 2 に記載の液晶表示パネル。

【請求項 4】前記蓄積容量線と前記共通電極との接続点において、前記蓄積容量線が互いに電気的に接続された複数の導電性材料を含む積層構造を有することを特徴とする請求項 1 乃至請求項 3 のいずれか 1 項に記載の液晶表示パネル。

【請求項 5】マトリクス状に配置された表示画素電極と、前記表示画素電極ごとに設けられたアクティブ素子と、前記表示画素電極の一部に設けられた蓄積容量と、前記蓄積容量の基準電位を与える蓄積容量線とを有するアレイ基板と、

前記アレイ基板に対向して配置され、前記アレイ基板上の形成物と共にセルギャップを規定する他の部分よりも高く形成された複数の柱と、前記複数の柱の少なくとも一部の柱を被覆し前記柱の被覆箇所前記蓄積容量線に電気的に接続される全表示画素に作用する共通電極とを有する対向基板と、

前記アレイ基板と前記対向基板とに挟持された液晶層と、

前記対向基板の上面または前記アレイ基板の下面の少なくともいずれか一方に偏光板を有することを特徴とする液晶表示装置。

【請求項 6】ドライバ IC および、光を照射するバックライトを有することを特徴とする請求項 5 に記載の液晶表示装置。

【請求項 7】対向基板と共通電極とに挟持され、アレイ基板上の形成物と共にセルギャップを規定する他の部分よりも高く形成された複数の柱を有し、該複数の柱が前記共通電極で被覆されていることを特徴とするカラーフ

ィルタ。

【請求項 8】前記柱は、赤、緑、青の三色のカラーフィルタ形成材料の少なくともいずれか二色の積層構造であることを特徴とする請求項 7 に記載のカラーフィルタ。

【請求項 9】アレイ基板上に形成される蓄積容量線および該蓄積容量線と互いに電気的に接続された複数の導電性材料を含む積層構造の高さと、カラーフィルタ基板に形成されるカラーフィルタの柱の高さの和が、アレイ基板および対向基板間の距離を規定するように各々の高さを決定するステップと、

マトリクス状に配置された表示画素電極および該表示画素電極近傍に配置されたアクティブ素子を有する前記アレイ基板に、決定された高さとなるように前記蓄積容量線および前記積層構造を形成するステップと、

前記カラーフィルタ基板に前記表示画素電極に対応した位置にカラーフィルタを形成すると共に、決定された高さとなるように複数の前記カラーフィルタの柱を形成するステップと、

前記積層構造と前記カラーフィルタの柱とが突き合わされるように前記アレイ基板と前記カラーフィルタ基板とを重ね合せて周囲を封着するステップと、

周囲を封着した後の前記アレイ基板と前記カラーフィルタ基板との間に液晶を注入するステップとを含むことを特徴とする液晶表示パネルの製造方法。

【請求項 10】前記複数の柱をカラーフィルタ形成材料で前記カラーフィルタと同時に形成することを特徴とする請求項 10 に記載の液晶表示パネルの製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、アクティブマトリクス方式の液晶表示装置に関するものである。さらに詳しく述べると、アレイ基板上に蓄積容量線を有する薄膜トランジスタ型液晶表示装置 (TFT-LCD=Thin Film Transistor Liquid Crystal Display) に関する。

【0002】

【従来の技術】従来の表示装置である CRT (Cathode Ray Tube) に代わるものとして、近年、液晶表示装置 (LCD) が注目されている。なぜならば、まず、LCD は平板型の表示装置なので CRT に比べて占有面積が小さいという特徴を持つ。このため、オフィス・スペースを削減できるし、携帯用および家庭用ディスプレイが普及するにつれて、ますます需要が高まっている。

【0003】さらに、CRT と比較して、LCD は消費電力が少なくて済むという利点があるので、小さなバッテリーを装着した小型で軽量の携帯型ディスプレイを実現できる。特に、液晶パネルの各画素ごとにアクティブ素子を装着したアクティブマトリクス方式の液晶表示装置は、CRT に匹敵する表示品質を提供できるため注目さ

れている。

【0004】図1及び図2は、従来のTFT-LCDの構造を表す模式図と断面図である。まず図1にしたがって従来のTFT-LCDの構造について説明する。このTFT-LCDは、マトリクス状に表示画素電極10が形成されたアレイ基板12と、アレイ基板面に所定の間隔で対向して配置された対向基板14とを有している。TFT-LCDのアレイ基板12上の表示画素電極10近傍にはスイッチング素子としてのTFT16がそれぞれ形成されており、これらのTFTのソース電極18は表示画素電極10に接続されている。また、TFTのゲート電極20及びドレイン電極22は、マトリクスの行及び列を構成するゲート線24及びデータ線26にそれぞれ接続されている。ゲート線24、データ線26、はそれぞれ所定の間隔で形成され、全てが互いに直交している。また、表示画素電極10は、蓄積容量線28との間に必要な容量を持っている。この容量が蓄積容量29である。

【0005】また図2に示すように、従来のTFT-LCDは、アレイ基板12の上面にはアンダーコート層42、ゲート電極20（ゲート線24）、表示画素電極10、ゲート絶縁膜44、半導体層（チャネル形成層）46、チャネル保護膜48、オーミックコンタクト層50、保護膜52、配向膜54、が積層されている。これらの内、アンダーコート層42、チャネル保護膜48、保護膜52、配向膜54、は積層されない場合もある。TFT-LCDの対向基板14側には、アレイ基板12上の表示画素電極10がマトリクス状に配置された領域に対応して共通電極30が形成されている。なお、入力信号はアレイ基板12上の表示画素電極10の設けられる表示画素領域からその外周部まで引き出されたOLB（Outer Lead Bonding）電極60に与えられ、これらの入力信号のうち対向基板上の共通電極30の電位は、表示画素領域の外側において、アレイ基板上の電極から導電性ペーストを用いたトランスファ62を介して複数箇所より与えられる。この共通電極30には光を透過する必要から、ITO（Indium Tin Oxide）等の透明材料が用いられているが、電気抵抗が高いため、表示装置の大型化に伴って、電位供給端から表示画面中央部までの電気抵抗が高くなってしまふ。また、カラー表示のTFT-LCDにおいては、対向基板14と共通電極30との間に、赤（R）、緑（G）、青（B）の三原色からなるカラーフィルタ32が、アレイ基板12の表示画素電極10に対応してマトリクス状に形成されている。また、ブラックマトリクス66が格子状に形成されている。従来の液晶表示装置では、アレイ基板12と対向基板14とを所定の間隔に保つために、それらの二基板12、14に挟持された液晶層34中に透明球状体のスペーサ36が散布されている。なお、液晶は、シール剤64によって二基板間に閉

じ込められている。この他、アレイ基板12及び対向基板14の外側面には偏光板38がある場合が多い。また、直視透過型のTFT-LCDにおいては、バックライト68があり、ここから発せられた入射光69の透過率を制御することで出画している。

【0006】図3及び図4は、従来のTFT-LCDの等価回路である。図3及び図4にしたがって従来のTFT-LCDに与えられる入力信号について説明する。コントローラ31は、画像データをドライバーICのXードライバ33およびYードライバ35へ供給できる形に変換する。また、アナログ回路37は、各入力信号の電圧を作る。TFT-LCDに与えられるべき入力信号は、Yードライバ35より供給されるゲート線24の走査信号（Vg）、およびXードライバ33より供給されるデータ線26の表示信号（Vsig）、および共通電極30の共通電極電位（Vcom）、蓄積容量線28の蓄積容量線電位（Vcs）である。これらの入力信号の電位は、いずれも図2に示したように、アレイ基板12上の表示画素電極10の設けられる表示画素領域からその外周部まで引き出されたOLB電極60に与えられる。そして、これらの入力信号のうちトランスファ62を介して、共通電極30に与えられる電位がVcomである。

【0007】一般に、液晶表示装置は、液晶材料および配向膜材料の劣化防止のために交流で反転駆動させなければならない。TFT-LCDの場合はその極性反転駆動方式について次のように分類される。まず、アレイ基板側のVsigの極性反転周期の違いから、フレーム反転（F反転）、行反転（H反転）の2種類の方式に分類され、それらのうち隣接するVsigの極性が逆になっている駆動方式については、それぞれ、列反転（V反転）、ドット反転（H/V反転）と呼ばれる。F反転及びV反転の場合、Vsigの極性反転周期は表示画素電極電位の極性反転周期と同じであるのに対して、H反転及びH/V反転ではVsigの極性反転周期が、表示画素電極電位の極性反転周期の「1／（ゲート線本数）」以下となってしまう。

【0008】また、対向基板側の共通電極電位がVsigに同期して極性反転がなされる駆動方式は、コモン電圧交流反転駆動（Vcom反転）と呼ばれ、コモン電圧一定のものと区別される。このVcom反転駆動の利点は、Vsigの電圧振幅に共通電極の電圧振幅がバイアスされたものが液晶層に印加されるので、Vsigの最大電圧振幅を小さくすることができる点にある。ところで、TFT-LCDに対する市場の要求からは、低価格化、多階調化が必要とされている。低価格化には、製造工程における歩留まり、スループットの向上以外には、TFT-LCDを駆動する駆動回路部品の中でも使用個数が多い表示信号ドライバICの低価格化が有効である。そのためには、表示信号ドライバICを汎用ICで用いられている電源電圧5V以下の低耐圧プロセスで形成することがで

きるVcom反転駆動方式が有効である。このVcom反転駆動は多階調化も容易であるので、TFT-LCDに対する市場の要求を満足するための有効な手段といえる。

【0009】Vcom反転駆動時には、同時に表示画素電極に書き込まれる全てのVsigの極性を同じにする必要がある。隣接するVsigの極性の異なるV反転やH/V反転はできない。したがって、Vsigに関しては、F反転もしくはH反転とする必要があるが、F反転駆動時にはクロストーク等の表示ムラや画面ちらつきが多く見られ、実用的なのはH反転との組み合わせになる。実際、H反転とVcom反転との組み合わせ（H/com反転）による駆動方式を採用したTFT-LCDは、広く市場に提供されるようになった。

【0010】近年、情報の多量化に伴い、液晶表示装置の大型化・高精細化の要求が高まっているが、H/com反転駆動方式には、TFT-LCDの大型化・高精細化に際しての設計上の制約がある。TFT-LCDの共通電極30（図2）には、その透明性の必要のためにITO等の電気抵抗の高い材料を使わざるを得ない。その結果、表示画面の大型化に伴って、電位供給端から表示画面中央部までの電気抵抗が高くなってしまふ。また、TFT-LCDの表示画面の高精細化のためには、表示可能行数を増やす必要がある。しかし、H/com反転駆動においては、Vcomの極性反転周期が走査信号の選択時間に同期しているため、走査線数（＝ゲート線数）すなわち表示画面の表示可能行数に反比例してVcomの電位変動周期が短くなってしまふ。

【0011】これらのことから、TFT-LCDの大型化・高精細化に伴い、共通電極の電気抵抗の増加と、Vcomの電位変動周期の短縮が生じ、その結果、表示画面の中央部付近で、Vcomの信号遅延、すなわちVcomが共通電極への入力信号に追従できなくなってしまうという問題が起こる。このVcomの信号遅延の様子を図5に示す。ここで、H/com反転時のVcomの極性反転周期を1Hとする。Vcomの信号遅延の問題は、例えば、対角50cmで1000行表示程度の大型・高精細TFT-LCDにおいて、その表示画面のムラや表示コントラスト比の低下等の画質上の問題として見えてしまふ。このVcomの信号遅延の問題は、通常サイズのTFT-LCDにおいても発生している。

【0012】また、図2に示したように、従来は、液晶表示装置を構成するアレイ基板12と対向基板14とを所定の間隔に保つために、それらの二基板に挟持された液晶層34中に透明球状体のスペーサ36（プラスチック及びガラス繊維など）が散布されている。しかし、スペーサを散布したままの状態では、パネルに外力が加わると液晶がパネルの内部で流動し、それに伴いスペーサがセル面内を移動し、移動する際に薄い配向膜54の表面を傷つけてしまう場合がある。また、スペーサが凝集し、セルギャップ（二基板の電極間の間隔）が一定に保

てない場合がある。セルギャップを一定に保てないと、液晶層の光路長差（液晶層の複屈折率とセルギャップの積）が変化してしまうので、表示画面のコントラスト比及び色度が変化してしまひ、画面の均一性が保てず、表示品質が低下してしまうという問題が生じる。さらに、スペーサ自体が光って見えてしまったり、または、スペーサが凝集してしまひ、凝集したスペーサによりバックライト68の光が遮断されて、その部分だけ画面が黒くなってしまふ場合もある。これらの問題を解決する手段として、透明球状体のスペーサを削除し、代わりに、アレイ基板12上もしくは対向基板14上あるいはその両方に形成された柱をもってセルギャップを規定する構造が、すでに各種提案されている（特開昭60-164723、昭61-105583、昭64-24230、昭61-134733、平4-163428、昭62-250416、平5-196946号公報）。しかしながら、当該開示ではいずれも、H/com反転駆動方式を採用したTFT-LCDにおける信号遅延に対する解決手段を提示してはいない。

【0013】さらに、図2に示したように、従来のTFT-LCDは、対向基板14上の共通電極30の電位をアレイ基板12側の表示画素領域の外周部において複数箇所から供給し、導電性ペーストを用いたトランスファ62を介して、対向基板14上の共通電極30に供給するという構造にも問題がある。この構造は、トランスファ62の位置合わせを高精度に行なう必要がある。トランスファを2個以上設けることによりトランスファのずれによる不良を防止しているが、トランスファを打点する工程で発生する不良による製造歩留まりの低下が生じる。さらに、トランスファを打点する領域を表示画素領域の外周部に設けなければならないという設計上の制約がある。つまりこれは、表示に無関係な領域をアレイ基板12および対向基板14上に専用に設けなければならないので、基板サイズに対する有効表示領域を減らすことになっている。しかしながら、この構造は、従来の液晶表示装置においては設計的に必須の構造であったのでやむを得なかった。

【0014】

【発明が解決しようとする課題】本発明の目的は、共通電極の中央部付近でも信号遅延が生じず、表示画面のムラや表示コントラスト比の低下を起こさないTFT-LCDを提供することである。

【0015】本発明の他の目的は、スペーサを用いることなく、セルギャップを一定に保てるTFT-LCDを提供することである。

【0016】本発明のさらに他の目的は、トランスファを打点することなく、対向基板上の共通電極に電位を供給するTFT-LCDを提供することである。

【0017】

【課題を解決するための手段】図8に示すとおり、本発

7

明は、二基板間のセルギャップを一定に保つために、スペーサではなく、カラーフィルタ 32 の柱 78 を形成する。そして、カラーフィルタ 32 の柱 78 を覆う共通電極 30 と、蓄積容量線 28 とを電気的に接続する個所を表示画素領域のいたるところに設け、蓄積容量線 28 から共通電極 30 の電位を供給することにより、共通電極 30 の信号遅延をなくす。

【0018】本発明によれば、対向基板上の共通電極 30 には、表示画素領域内のいたるところに設けられた接続点から蓄積容量線 28 の電位が与えられる。もともと、共通電極電位 (V_{com}) は蓄積容量線電位 (V_{cs}) と同一にすることが多く、駆動回路までさかのぼると同一供給源である場合も多いので、 V_{com} として V_{cs} を与えても問題ない。また、蓄積容量線を形成する材料には必ずしも透明性が要求されないので、配線材料として電気抵抗の低い金属を用いるのが一般的である。したがって、本構造を採ることにより共通電極の中央部付近にも信号遅延の生じていない V_{com} 電位が供給され、 H/com 反転駆動時にも、これまで課題とされていた V_{com} の信号遅延に起因する、表示装置の大型化・高精細化に伴った表示特性上の問題を生じなくすることができる。なお、本構造は、大型あるいは高精細以外の TFT-LCD に適用してもよいし、 H/com 反転駆動時以外にも適用できる。

【0019】この効果は、接続できる全ての箇所蓄積容量線と共通電極とを電気的につなぐ必要はなく、数百万箇所内外の接続可能点のうち、数十カ所程度で接続されていれば良いので、本構造を採ることによって、共通電極に供給すべき電位の未供給による不良は生じない。また同時に、表示画素領域の外周部に設けられていたトランスファや、セルギャップを規定する球状スペーサをなくことができ、生産性の向上、設計上の制約の削減、表示品質の向上がはかれる。トランスファについては、従来、表示に無関係な領域をアレイ基板および対向基板上に専用に設けなければならないことで、基板サイズに対する有効表示領域を減らすことになっていたものをなくせることで、同一表示画素領域における液晶表示装置の全体の大きさを小さくすることができる。

【0020】しかしながら、これらのトランスファ、球状スペーサを従来通り設けても構わない。さらに、本構造は、従来不良となっていた蓄積容量線の断線時にも、これに共通電極より電位供給できることから良品にすることができるという設計にもなっている。なお、本構造を採ることにより消費電力が増加することはない。また、対向基板に設けられた柱の高さが $5\mu m$ 程度以内であれば、その柱を設けることによりその影となる部分がラビング処理されずに配向不良を発生して不良品になることはない。

【0021】対向基板上のカラーフィルタの柱は、カラーフィルタ用マスクパターンの変更のみで、工程が増え

8

ることではない、また、カラーフィルタの赤、緑、青、の三色、あるいはそのうちのいずれか二色を積層することで柱を形成することができる。なお、カラーフィルタの積層部について積層する色の順番に決まりはない。また、対向基板上の柱の合わせられる位置のアレイ基板上に、複数の導電性材料を含む積層構造を設け、蓄積容量線に電気的に接続された導電性材料層を介して対向基板上の共通電極に接続すれば、アレイ基板上の積層構造の高さと対向基板上の柱の高さとの和をもってセルギャップを規定していることより、セルギャップの微調整をすることができる。

【0022】さらに、現在市場に提供されている多くの液晶表示装置に使われている、配向膜をラビングすることで液晶を配向させる構造も採れる。なお、配向膜は、蓄積容量線材料、共通電極材料、のいずれよりも柔らかいので、両者を接触させたときに配向膜は取れて、両者を電気的に接続することができる。

【0023】

【実施例】本発明の実施例 1 乃至 3 に係る液晶表示パネル 70 を図 6 乃至図 11 にしたがって説明する。本実施例の液晶表示パネル 70 は、アクティブマトリックス駆動方式の液晶表示装置である。

【0024】実施例 1 では、図 6 及び図 8 に示すように、液晶表示パネル 70 は、アレイ基板 12 と、対向基板としてカラーフィルタ 32 を形成したカラーフィルタ基板 72 とを有している。また、図 8 に示すように、アレイ基板 12 の上面にはアンダーコート層 42、ゲート電極 20 (ゲート線 24)、表示画素電極 10、ゲート絶縁膜 44、半導体層 (チャネル形成層) 46、チャネル保護膜 48、オーミックコンタクト層 50、保護膜 52、配向膜 54、が積層されている。これらの内、アンダーコート層 42、チャネル保護膜 48、保護膜 52、配向膜 54、は積層されない場合もある。そして、図 9 に示したように、ゲート線 24、データ線 26、の交差部近傍には TFT 16 が配置されていて、TFT のゲート電極 20 は、ゲート線 24 の一部が延長されたものであり、また、TFT のドレイン電極 22 は、データ線 26 の一部が延長されたものである。TFT のソース電極 18 は、表示画素電極 10 に電気的に接続されている。

【0025】さらに、実施例 1 は、図 8 に示すとおり、アレイ基板 12 上の表示画素領域内で、蓄積容量線 28 上にゲート絶縁膜 44 が被覆しているような層構造をとっている場合である。すなわち、蓄積容量線 28 上のゲート絶縁膜 44 に一部分の穴 76 を開けておき、その穴 76 の位置に、カラーフィルタ基板 72 上に形成されたカラーフィルタの柱 78 を被覆している部分の共通電極 30 が重なり、共通電極 30 と蓄積容量線 28 とが接触して電気的に接続されるように配置される構造をとる。蓄積容量線 28 とカラーフィルタ基板 72 上の共通電極 30 とは、ゲート絶縁膜の穴 76 を通して接触している

が、その接触面には、アレイ基板 12 およびカラーフィルタ基板 72 のそれぞれの表示画素領域の全面に配向膜 54 が付いていることがある。しかし、その場合も、アレイ基板 12 とカラーフィルタ基板 72 を重ね合わせるときに、カラーフィルタ基板 72 上の柱 78 を被覆する共通電極 30 で、アレイ基板 12 上の穴 76 を通して見える蓄積容量線 28 を覆う配向膜 54 を擦れば、配向膜 54 の一部は削り取られ、蓄積容量線 28 と共通電極 30 との電氣的接続が達成される。これは、表示画面内の数百万箇所の接続可能点のうち、数十箇所程度で接続されれば本発明の目的は達成されるので、仮に接続状態が不十分な箇所が存在しても差し支えない。

【0026】また本発明によれば、図 8 に示すとおり、セルギャップを規定するための球状スペーサや、共通電極 30 に電位供給するためのトランスファも必要なくなるが、これらを設けても差し支えない。なお、本発明による TFT-LCD の等価回路を図 4 と比較する形で図 7 に提示する。図 7 に見られるように、本発明の適用により Vcom が画面内のいたるところで Vcs と一致することにより、Vcom の信号遅延の問題がなくなるとともに、Vcom を独立して外部から供給する必要もなくなるという利点がある。

【0027】共通電極と蓄積容量線との接続方法としては他に、実施例 2 として図 10 に示すように、アレイ基板 12 上に形成された表示画素電極 10 の上に、絶縁膜 74 を挟んで蓄積容量線 28 が形成されている場合がある。この場合、蓄積容量線 28 とカラーフィルタの柱 78 を被覆する共通電極 30 との接続部 80 が、各画素に設けられる蓄積容量領域 82 と立体的に重ねられる。

【0028】また、実施例 3 は、図 11 に示すように、実施例 1 あるいは実施例 2 の派生で、蓄積容量線 28 に共通電極 30 を直接に接続するのではなく、まず、蓄積容量線 28 上にデータ線 26 と同時に形成される金属等の導電性材料による層 84 を積層し、その上で共通電極 30 と接続し、接続部 80 を構成する。よって、この導電性材料の積層により、光学的に最適化されたセルギャップを実現するための微調整を行なうことができる。

【0029】次に、本実施例の液晶表示パネル 70 の製造工程を説明する。まず最初にアレイ基板 12 の製造工程を説明する。

【0030】第 1 工程において、アレイ基板 12 の上にアンダーコート層 42 を形成する。第 2 工程において、アンダーコート層 42 の上にゲート電極 20、ゲート線 24 および蓄積容量線 28 を形成する。第 3 工程において、ゲート絶縁膜 44 を形成する。第 4 工程において、TFT 16 の半導体層 46 を形成する。第 5 工程において、表示画素電極 10 を形成する。第 6 工程において、蓄積容量線 28 上のゲート絶縁膜 44 の一部に穴 76 をあける。第 7 工程において、TFT 16 のソース電極 18 及びドレイン電極 22 並びにデータ線 26 を形成す

る。第 8 工程において、TFT 16 を覆う保護膜 52 を形成する。第 9 工程において、配向膜 54 を形成し、配向膜 54 のラビング処理を行う。

【0031】次に、カラーフィルタ基板 72 の製造方法を説明する。第 1 工程において、対向基板 14 にカラーフィルタ 32 と、アレイ基板 12 上の穴 76 に対応する位置にカラーフィルタの柱 78 を形成する。第 2 工程において、カラーフィルタ 32 上に共通電極 30 を形成する。第 3 工程において、配向膜 54 を形成し、配向膜 54 のラビング処理を行う。

【0032】上記の工程を経て完成したアレイ基板 12 とカラーフィルタ基板 72 とを向かい合わせ、アレイ基板 12 上の穴 76 を通して見える蓄積容量線 28 と、対向基板 14 上のカラーフィルタの柱 78 を覆う部分の共通電極 30 とを重ね合せ、電氣的に接続させる。そして、周囲をシール剤 64 で封着して注入孔（図示せず）から内部に液晶を注入し、注入孔を封止することによって液晶表示パネル 70 が完成する。

【0033】

【発明の効果】本発明により、共通電極の中央部付近においても信号遅延の生じない、高画質の大型・高精細な液晶表示装置を提供することができる。また、スペーサ散布及びトランスファ打点の工程をなくすことができるので、歩留りが向上し、コストダウンすることができる。

【図面の簡単な説明】

【図 1】従来の TFT-LCD の構造（模式図）

【図 2】従来の TFT-LCD の構造（図 1 の A-A 線に従う断面図）

【図 3】従来の TFT-LCD の等価回路

【図 4】従来の TFT-LCD の等価回路（拡大図）

【図 5】Vcom の信号遅延の例

【図 6】本発明の TFT-LCD の構造（模式図）

【図 7】本発明の TFT-LCD の等価回路

【図 8】本発明の実施例 1 で述べる TFT-LCD の構造（図 6 の B-B 線に従う断面図）

【図 9】本発明の実施例 1 で述べる TFT-LCD の画素部拡大図

【図 10】本発明の実施例 2 で述べる TFT-LCD の画素部拡大図

【図 11】本発明の実施例 3 で述べる TFT-LCD の画素部拡大図

【符号の説明】

10 表示画素電極
12 アレイ基板
14 対向基板
16 TFT
18 ソース電極
20 ゲート電極
22 ドレイン電極

10

20

30

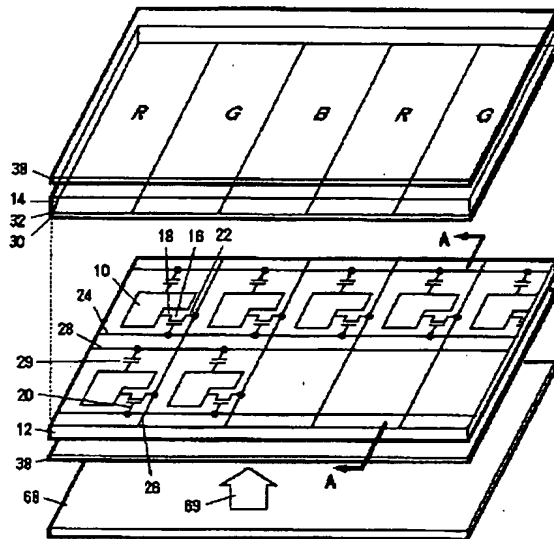
40

50

11

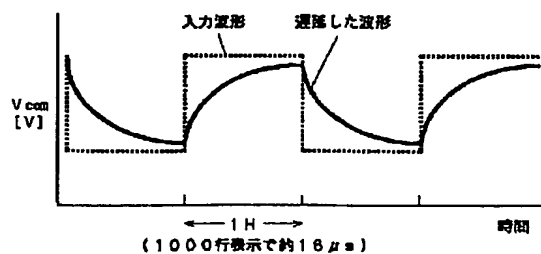
- 24 ゲート線
- 26 データ線
- 28 蓄積容量線
- 29 蓄積容量
- 30 共通電極
- 31 コントローラ
- 32 カラーフィルタ
- 33 X-ドライバ
- 34 液晶層
- 35 Y-ドライバ
- 36 スペーサ
- 37 アナログ回路
- 38 偏光板
- 42 アンダーコート層
- 44 ゲート絶縁膜
- 46 半導体層 (チャネル形成層)
- 48 チャンネル保護膜

【図1】



従来のTFT-LCDの構造 (模式図)

【図5】

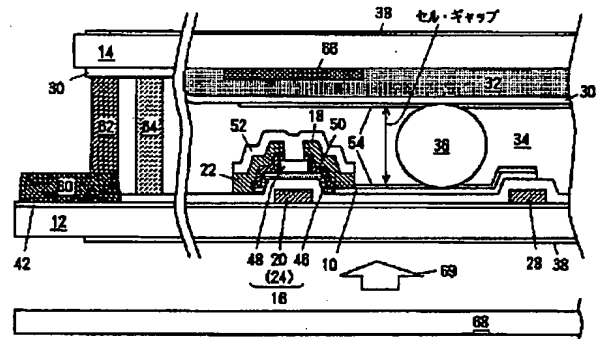


Vcomの信号遅延の例

12

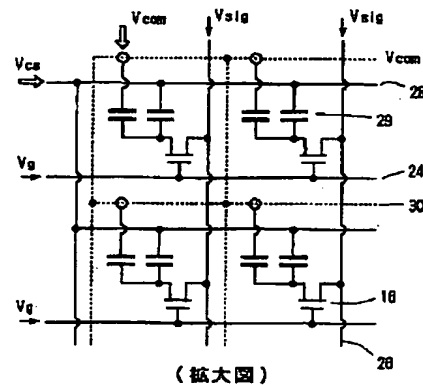
- 50 オーミックコンタクト層
- 52 保護膜
- 54 配向膜
- 60 OLB電極
- 62 トランスファ
- 64 シール剤
- 66 ブラックマトリックス
- 68 バックライト
- 69 入射光
- 10 70 液晶表示パネル
- 72 カラーフィルタ基板
- 74 絶縁膜
- 76 穴
- 78 カラーフィルタの柱
- 80 接続部
- 82 蓄積容量領域
- 84 導電性材料の層

【図2】

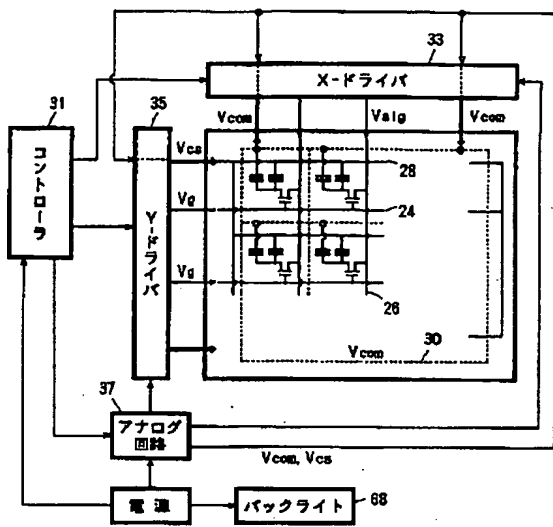


従来のTFT-LCDの構造 (断面図)

【図4】

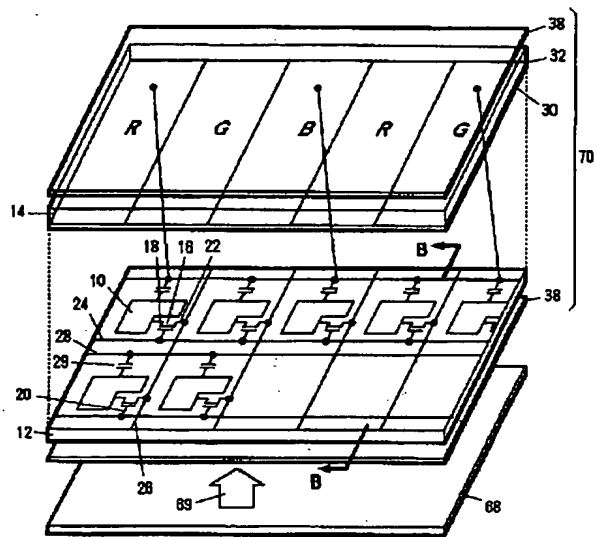


【図3】



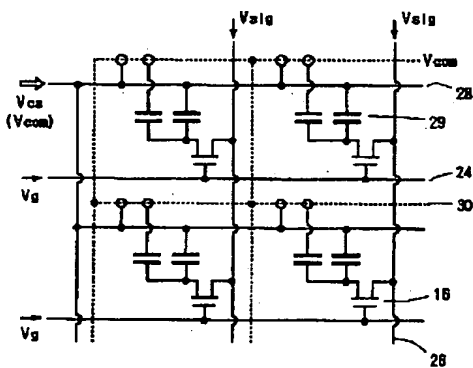
従来のTFT-LCDの等価回路

【図6】



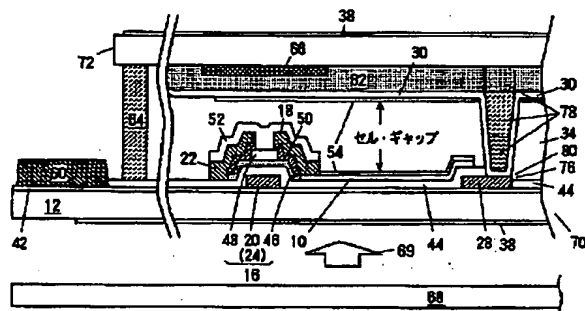
本発明のTFT-LCDの構造 (模式図)

【図7】



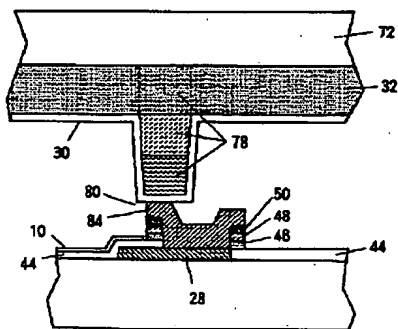
本発明のTFT-LCDの等価回路

【図8】



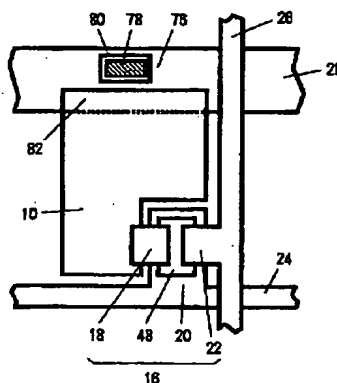
本発明の実施例1で述べるTFT-LCDの構造 (断面図)

【図11】

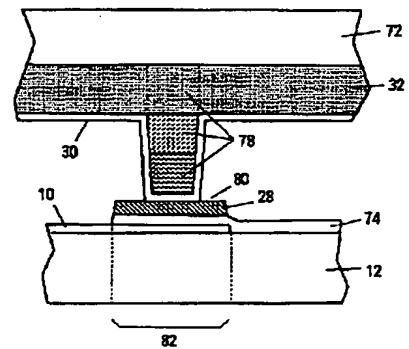


実施例 3

【図9】

本発明の実施例1で述べる
TFT-LCDの要素部拡大図

【図10】



実施例 2

【手続補正書】

【提出日】平成 7 年 6 月 27 日

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】請求項 10

【補正方法】変更

【補正内容】

【請求項 10】 前記複数の柱をカラーフィルタ形成材料で前記カラーフィルタと同時に形成することを特徴とする請求項 9 に記載の液晶表示パネルの製造方法。